

Bureau d'Etude Système critique



Composante
École Nationale
Supérieure
d'Électrotechnique
d'Électronique
d'Informatique
d'Hydraulique
et des
Télécommunications

En bref

- > **Volume horaire texte (reprise v3):** 10
- > **Code:** NEGC10E

Présentation

Objectifs

Les objectifs de ce projet / bureau d'étude sont de mettre en œuvre les techniques de tolérance aux fautes vues dans le cours "Sûreté de fonctionnement informatique". Des expériences de caractérisation par injection de fautes sont menées pour valider les mécanismes mis en œuvre.

Description

Un service logiciel **S** effectue l'acquisition de mesures au moyen d'un ensemble de capteurs et calcule une fonction sur une fenêtre glissante de **n** valeurs numériques.

Une AMDEC montre que ce service **S** peut conduire à une défaillance catastrophique du système dans laquelle il est utilisé, en cas d'erreur en valeur ou d'absence de valeur en sortie. Ce service **S** doit donc garantir des propriétés de sûreté de fonctionnement, en présence de fautes permanentes et de fautes transitoires.

L'architecture matérielle du calculateur qui exécute ce logiciel est un bi-processeur à mémoire commune possédant une mémoire stable sur disque/fichiers. Chaque processeur possède aussi sa mémoire locale qui est indépendante.

Chaque groupe d'étudiant doit réaliser ce service en tolérant, dans un premier temps, les fautes par crash (*technique de redondance duplex*) et, dans un second temps, les fautes transitoires accidentelles en valeur (*technique de redondance temporelle*). Des tests par injection de fautes permettront de valider les différents mécanismes réalisés.

Pré-requis obligatoires

Algorithmique, programmation C/C++, systèmes temps-réel, sûreté de fonctionnement

Infos pratiques

Lieu(x)

> Toulouse