Projet ASIC analogique

Composante
École Nationale Supérieure d'Électrotechnique d'Électronique d'Informatique d'Hydraulique et des Télécommunications

En bref

Code: N9EE07B

Présentation

Objectifs

A l'issue du projet de conception d'un circuit intégré analogique, les étudiants seront capables de structurer et composer un circuit intégré élaboré en montrant qu'ils maitrisent les étapes de conception lorsque les performances spécifiées du circuit intégré seront atteintes.

Description

Composition de la matière : 2 séances de CM + 18 séances de Travaux Pratiques

Le projet consiste à découvrir, comprendre et maitriser les différentes étapes de conception d'un circuit intégré analogique complexe. Dans ce cadre, les outils de conception Virtuoso® Schematic & Layout sont utilisés pour la conception d'un régulateur linéaire incluant une référence de tension de type Bandgap (5V/2V 10mA, BW >1MHz, PSRR 50dB) dans une technologie CMOS sub-micronique. A l'issue de 2 séances de cours apportant des compléments d'information nécessaires aux notions de bases acquises en L3 et M1, un projet articulé sur N séances de TP propose de suivre les étapes de conception menant du cahier-des-charges jusqu'au dessin des masques du circuit par la mise en œuvre du *design flow* analogique de l'environnement Cadence® . Les principales étapes sont : une recherche bibliographique des topologies existantes, une phase de conception au niveau transistor des blocs analogiques constitutifs du circuit, une validation « pire-cas » par variation paramétrique des modèles des composants utilisés, la réalisation et le dessin des masques dans le respect des règles d'appairage.

Informations non contractuelles.
Dernière mise à jour le 05 novembre 2024

La méthode d'apprentissage utilisée pour cette matière est l'Apprentissage Par Problème offrant aux étudiants une grande liberté de créativité lors de la conception de leurs circuits. L'accès aux documentations en ligne (bibliothèques ouvertes, articles scientifiques IEEE par exemple) donne la matière nécessaire pour explorer diverses architectures de circuits pouvant répondre aux demandes du projet.

Mode d'évaluation : remise d'un rapport d'étude complet à l'issue du projet.

Pré-requis obligatoires

Connaissance du principe de fonctionnement des transistors bipolaire et MOSFET silicium (paramètres, technologie, MOSFET / BJT) ainsi que des bases de la conception de circuit analogique (montage étage émetteur / collecteur commun, étage différentiel, circuit push-pull, etc...).

Informations non contractuelles.
Dernière mise à jour le 05 novembre 2024