

Structure des Calculateurs



Component

École Nationale
Supérieure
d'Électrotechnique
d'Électronique
d'Informatique
d'Hydraulique
et des
Télécommunications



Semester

Printemps

In brief

> **Code:** N6AE01C

Presentation

Objectives

- Emuler le fonctionnement interne d'un microprocesseur associé à ses périphériques
- Visualiser le cheminement des informations au sein de l'architecture et analyser les accès mémoire
- Développer des programmes à partir d'un jeu d'instruction implémenté dans le séquenceur

Description

Mise en œuvre d'un système informatique minimal à partir d'une interface EROS (Etude Rationnelle d'un Ordinateur par Simulation) avec analyse du séquençement des instructions et programmation en langage assembleur avec pilotage d'entrées/sorties.

Pre-requisites

architecture d'un système minimal, architecture de type Von Neuman, logique séquentielle et combinatoire, interfaces d'entrées/sorties